

ABSTRACT

Ultra-wideband (UWB) becomes one of the famous and important technologies nowadays with the coverage of 3.1 GHz to 10.6 GHz of frequency. The power amplifier is located at the end of the transmitter in the transceiver, the most important devices in UWB. Due to the existence of other communication systems at the frequency of 5 GHz-6 GHz, this unwanted signals should be eliminated to reduce interference and to get the best performance of power amplifier. In this research, two proposed UWB Power Amplifier will be designed using 0.18 μm Complementary Metal-Oxide Semiconductor (CMOS) technology to reduce the cost and to produce single-chip of the transceiver. Besides that, the notch filter also will be applied in these PA to eliminate the 5 GHz-6 GHz of frequencies. Both designs will cover full band which is from 3.1 GHz to 10.6 GHz but will eliminate the frequency of 5 GHz-6 GHz. The Silterra CADENCE EDA software is used to design and analyze all the design. In order to get the value of each component, the parametric analysis is done to get the maximum performance of a power amplifier with a notch filter. The first proposed design is using resistive feedback topology while the second proposed design is using current reuse. The first proposed PA design obtained a maximum gain of 19.25 dB, an input return loss, S_{11} less than -1.68 dB, an output return loss, S_{22} less than -8.13 dB and power consumption of 67.32 mW. The second proposed design achieved maximum gain of 24.86 dB, an input return loss, S_{11} less than -2.02 dB, and output return loss, S_{22} less than -10 dB with power consumption of 85.5 mW. This simulation result shows with the implementation of notch filter, it is still possible to maintain the performance of other PA parameters even though there is rejection at certain range of frequency.

Keywords: Power amplifier, ultra-wideband, CMOS, notch filter, resistive feedback, current reuse

Reka Bentuk CMOS Penguat Kuasa dengan Penapis Takuk untuk Sistem Ultra-jalur Lebar

ABSTRAK

Ultra jalur lebar merupakan satu teknologi yang popular dan penting pada dunia hari ini. Penguat kuasa merupakan salah satu komponen yang terletak di dalam gabungan pemancar dan penerima radio, peranti terpenting di dalam teknologi ultra jalur lebar. Kewujudan sistem telekomunikasi yang lain pada frekuensi 5 GHz -6 GHz membuatkan penyingkiran frekuensi harus dilakukan bagi mengurangkan pertindihan isyarat dan mengekalkan prestasi penguat kuasa. Di dalam kajian ini, dua reka bentuk penguat kuasa menggunakan teknologi 0.18 μ m CMOS bertujuan untuk mengurangkan kos dan ruang diperkenalkan. Penapisan takuk juga akan digunakan pada reka bentuk untuk menyingkirkan frekuensi 5 GHz-6 GHz. Kedua-dua reka bentuk ini meliputi frekuensi 3.1 GHz-10.6 GHz tetapi menyaring frekuensi 5 GHz-6 GHz. Peranti Silterra CADENCE EDA digunakan dalam mereka bentuk serta menganalisa rekaan. Analisa parametrik dilakukan untuk menentukan nilai setiap komponen. Reka bentuk pertama akan menggunakan kaedah rintangan maklum balas dan rekaan kedua menggunakan kaedah penggunaan semula arus di dalam litar. Rekaan pertama memperlihatkan hasil gandaan pada 19.25 dB, kehilangan balik masukan, S_{11} kurang daripada -1.68 dB, kehilangan balik keluaran, S_{22} kurang daripada -8.13 dB dan penggunaan kuasa pada 67.32 mA. Reka bentuk kedua pula mencapai gandaan maksima pada 24.86 dB, kehilangan balik masukan, S_{11} kurang daripada -2.02 dB, kehilangan balik keluaran kurang daripada -10 dB dengan penggunaan kuasa pada 85.5 mW. Keputusan simulasi ini menunjukkan dengan implementasi penapisan takuk, prestasi penguat kuasa masih dapat dikekalkan walaupun berlaku penyingkiran frekuensi.

Kata Kunci: *Penguat kuasa, ultra jalur lebar, CMOS, penapisan takuk, rintangan maklum balas, penggunaan semula arus*